

特開平11-25459

(43) 公開日 平成11年(1999) 1月29日

(51) Int.Cl.<sup>8</sup>G 1 1 B 7/00  
19/02  
20/10  
20/12

識別記号

5 0 1

F I

G 1 1 B 7/00  
19/02  
20/10  
20/12

L

5 0 1 B

H

審査請求 未請求 請求項の数6 O L (全 15 頁)

(21) 出願番号

特願平9-176689

(22) 出願日

平成9年(1997) 7月2日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 長良 徹

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 寺田 明生

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 近藤 真通

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 弁理士 稲本 義雄

最終頁に続く

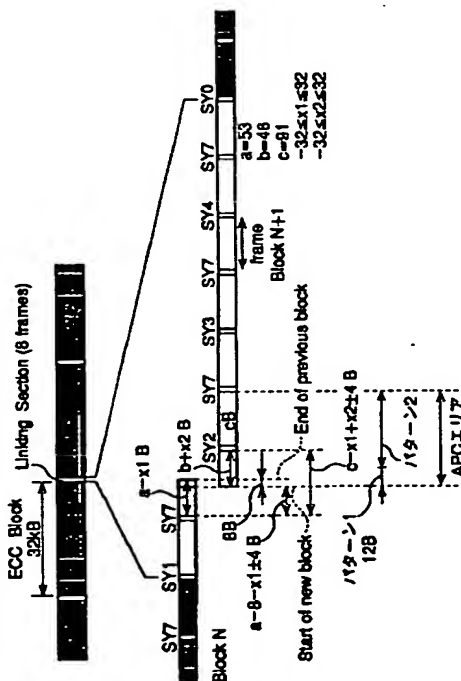
(54) 【発明の名称】 情報記録再生装置および方法、並びに伝送媒体

(57) 【要約】

【課題】 データを重複して記録する部分の損傷を抑制する。

【解決手段】 前のECCブロックに、次のECCブロックを重複して記録する可能性のある先頭から12バイトの区間には、パターン1のデータを記録する。パターン1のデータは、最小反転間隔の記録マークと、最小反転間隔の消去マーク、さらに最大反転間隔の無記録領域を形成する。

引用例は前後のECCブロックにおいて一部に重なりが有り、(重なり部分にデータで記録するという内容で有り)、前後のECCブロック間に隙間をもうけるという本発明とは異なる。(2001年5月18日安東)



## 【特許請求の範囲】

【請求項1】 情報記録媒体に情報を記録または再生するための光を発生する発生手段と、前記情報記録媒体のトラック上の前側に隣接する記録領域に一部が重複して次の記録領域が形成されるように、情報の記録のタイミングを制御するタイミング制御手段と、少なくとも情報が重複して記録される前記記録領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録されず、かつ、消去もされない第3の領域が形成されるように、光の強度を制御する強度制御手段とを備えることを特徴とする情報記録再生装置。

【請求項2】 前記第1の領域と第2の領域の長さは、前記情報の最小反転間隔の長さとして、前記第3の領域の長さは、前記情報の最大反転間隔の長さとしてされることを特徴とする請求項1に記載の情報記録再生装置。

【請求項3】 前記強度制御手段は、前記最小反転間隔の前記第1の領域と第2の領域、および前記最大反転間隔の前記第3の領域が形成されている記録領域の次の記録領域には、情報を記録した最小反転間隔の第4の領域と、情報を消去した最大反転間隔の第5の領域が形成されるように、光の強度を制御することを特徴とする請求項2に記載の情報記録再生装置。

【請求項4】 前記記録媒体は、相変化型の光ディスクであり、前記第1の領域乃至第3の領域が形成される領域は、APC領域であることを特徴とする請求項1に記載の情報記録再生装置。

【請求項5】 情報記録媒体に情報を記録または再生するための光を発生する発生ステップと、前記情報記録媒体のトラック上の前側に隣接する記録領域に一部が重複して次の記録領域が形成されるように、情報の記録のタイミングを制御するタイミング制御ステップと、少なくとも情報が重複して記録される前記記録領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録されず、かつ、消去もされない第3の領域が形成されるように、光の強度を制御する強度制御ステップとを備えることを特徴とする情報記録再生方法。

【請求項6】 情報記録媒体のトラック上の前側に隣接する記録領域に一部が重複して次の記録領域が形成されるように、情報の記録のタイミングを制御するタイミング制御ステップと、少なくとも情報が重複して記録される前記記録領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録されず、かつ、消去もされない第3の領域が形成されるように、前記情報記録媒体に情報を記録または再生するための光の強度を制御する強度制

御ステップとを備えるプログラムを伝送することを特徴とする伝送媒体。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、情報記録再生装置および方法、並びに伝送媒体に関し、特に、一部の情報を重複して記録する場合において、所定のパターンを記録するようにして、情報記録媒体に与える損傷が少なくなるようにした、情報記録再生装置および方法、並びに伝送媒体に関する。

## 【0002】

【従来の技術】光ディスクには、再生専用のROMディスクと、データの記録（書換）と再生の両方が可能なRAMディスクの2種類がある。ROMディスクは、データが途切れることなく、連続的に記録されている。従って、ディスク上に形成されているマーク（なお、本明細書において、マークの概念には、物理的な凸凹により形成されるビットも含まれるものとする）の前後方向のエッジを利用したDPD（Differential Phase Detection）方式でトラッキング制御を行うことができる。

【0003】一方、RAMディスクは、データが記録されていない状態においては、トラックにマークが形成されていない（すなわち、前後方向のエッジが存在しない）状態の領域が形成される。RAMディスクに対して、データを記録または再生する光ディスク装置は、データが記録されていない状態においてもトラッキングができるように、通常グループが形成されている。そして、トラッキングは、このグループの側壁（トラックの側壁）を利用して行われる。ROMディスクは、グループが形成されていないとしても、マークの左右方向のエッジが、グループの側壁と対応するので、ROMディスクをRAMディスク用の光ディスク装置に装着してトラッキング制御を行い、データを再生することは可能である。

【0004】しかしながら、少なくとも一部にデータが記録されていない区間が存在するRAMディスクを、DPD方式でトラッキングを行うROMディスク専用の光ディスク装置に装着すると、データが記録されていない区間においてトラッキング制御を行うことができないので、RAMディスクを正確にドライブすることが困難になる。そこで、ROMディスク専用の光ディスク装置においても、RAMディスクをドライブすることができるようにするには、RAMディスクにデータの無記録区間が形成されないようにする必要がある。

【0005】そこでRAMディスクにおいては、データがECCブロック単位で記録されるようになされているが、前のECCブロックの後方に、次のECCブロックのデータを記録するとき、その一部が重複して記録されるようにし、前のECCブロックと次のECCブロックとの間に、ジッタなどに起因してデータを記録していない区間が形成されてしまうことがないようになされている。

【0006】すなわち、従来のRAMディスクにおいては、データを重複する区間に、図13に示すように、4Tの長さのマーク（記録マーク）と、4Tの長さのマーク（消去マーク）を繰り返し記録するようにしている。

【0007】

【発明が解決しようとする課題】このように、RAMディスクは、データが一部重複するように記録されるようになされているため、データを何回も書き換えていると、その重複する領域のデータ書換回数は、重複しない領域のデータ書換数の2倍となり、それだけデータ書換回数に対する信頼性が損なわれる課題があった。

【0008】また、データを重複して記録する区間は、通常、APC（Automatic Power Control）エリアとされ、その区間におけるデータの書き込み状態から、データを記録するときのレーザのパワーを調整するようにしているので、その領域が損傷を受けると、正確にレーザのパワーを設定することが困難になる課題があった。

【0009】さらに、OPC（Optional Power Control）エリアが光ディスクの最内周に形成されており、そこにもAPCエリアが形成されているが、そのAPCエリアにおけるデータの記録状態から、光ディスクを装着した後、光ディスク装置の使用環境が変化した場合における光の強度の調整を行うようにしているので、この領域のAPCエリアが損傷を受けると、光ディスク装置の使用環境の変化に対する調整も困難となる課題があった。

【0010】本発明はこのような状況に鑑みてなされたものであり、データが重複して記録される領域における損傷が、できるだけ少なくなるようにするものである。

【0011】

【課題を解決するための手段】請求項1に記載の情報記録再生装置は、情報記録媒体に情報を記録または再生するための光を発生する発生手段と、情報記録媒体のトラック上の前側に隣接する記録領域に一部が重複して次の記録領域が形成されるように、情報の記録のタイミングを制御するタイミング制御手段と、少なくとも情報が重複して記録される記録領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録されず、かつ、消去もされない第3の領域が形成されるように、光の強度を制御する強度制御手段とを備えることを特徴とする。

【0012】請求項5に記載の情報記録再生方法は、情報記録媒体に情報を記録または再生するための光を発生する発生ステップと、情報記録媒体のトラック上の前側に隣接する記録領域に一部が重複して次の記録領域が形成されるように、情報の記録のタイミングを制御するタイミング制御ステップと、少なくとも情報が重複して記録される記録領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録されず、かつ、消去もされない第3の領域が形成されるように、光の強度を制御する強度制御ステップとを備えることを特

徴とする。

【0013】請求項6に記載の伝送媒体は、情報記録媒体のトラック上の前側に隣接する記録領域に一部が重複して次の記録領域が形成されるように、情報の記録のタイミングを制御するタイミング制御ステップと、少なくとも情報が重複して記録される記録領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録されず、かつ、消去もされない第3の領域が形成されるように、情報記録媒体に情報を記録または再生するための光の強度を制御する強度制御ステップとを備えるプログラムを伝送することを特徴とする。

【0014】請求項1に記載の情報記録再生装置、請求項5に記載の情報記録再生方法、および請求項6に記載の伝送媒体においては、少なくとも情報が重複して記録される記録領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録もされず、かつ、消去もされない第3の領域が形成されるように、光の強度が制御される。

【0015】

【発明の実施の形態】以下に本発明の実施の形態を説明するが、特許請求の範囲に記載の発明の各手段と以下の実施の形態との対応関係を明らかにするために、各手段の後の括弧内に、対応する実施の形態（但し一例）を付加して本発明の特徴を記述すると、次のようになる。但し勿論この記載は、各手段を記載したものに限定することを意味するものではない。

【0016】請求項1に記載の情報記録再生装置は、情報記録媒体に情報を記録または再生するための光を発生する発生手段（例えば、図1のレーザダイオード11）と、情報記録媒体のトラック上の前側に隣接する記録領域に一部が重複して次の記録領域が形成されるように、情報の記録のタイミングを制御するタイミング制御手段（例えば、図1のサーボ回路5）と、少なくとも情報が重複して記録される記録領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録されず、かつ、消去もされない第3の領域が形成されるように、光の強度を制御する強度制御手段（例えば、図1のサーボ回路5）とを備えることを特徴とする。

【0017】図1は、本発明の情報記録再生装置を適用した光ディスク装置の構成例を表している。ディスク1は、相変化型の光ディスクであり、データを複数回書き換えることが可能とされている。このディスク1は、スピンドルモータ2により、所定の速度で回転されるようになされている。光学ヘッド3は、レーザダイオード駆動回路（LDD）21により駆動されるレーザダイオード（LD）11を有し、LD11より出射されたレーザ光は、コリメータレンズ12により平行光に変換された後、ビームスプリッタ13を介して対物レンズ14に入射され、対物レンズ14により収束されて、ディスク1に照射されるようになされている。ディスク1からの反

射光は、対物レンズ14を介してビームスプリッタ13に入射され、そこで反射されて、レンズ18により収束され、フォトダイオード(PD)19に入射されるようになされている。PD19の出力する電流は、電流電圧(I/V)変換回路20で電圧信号に変換され、信号再生復号回路4とサーボ回路5に出力されるようになされている。

【0018】また、LD11より出射され、コリメータレンズ12からビームスプリッタ13に入射されたレーザ光の一部は、ビームスプリッタ13で反射され、レンズ15により収束されて、フォトダイオード(PD)16に入射されるようになされている。PD16は、LD11の出射するレーザ光の強度に対応する電流信号を出力する。この電流信号は、電流電圧(I/V)変換回路17で電圧信号に変換された後、サーボ回路5に出力されるようになされている。

【0019】信号再生復号回路4は、電流電圧変換回路20より入力されたディスク1からの再生信号を復号し、復号データをコントローラ7に供給する。コントローラ7は、入力されたデータを適宜処理し、必要に応じて図示せぬホストコンピュータなどへ出力するようになされている。

【0020】また、サーボ回路5は、電流電圧変換回路20より供給された信号から、フォーカスサーボ、トラッキングサーボの制御信号を生成し、光学ヘッド3に出力するようになされている。さらにまた、サーボ回路5は、スピンドルサーボ信号を生成し、スピンドルモータ2に出力するようになされている。

【0021】サーボ回路5は、さらに、複数のレジスタ6を有し(図1においては、便宜上1個のレジスタのみが示されている)、電流電圧変換回路17の出力する値、あるいは、コントローラ7またはホストコンピュータから供給されるLD11の駆動電流を制御する値を保持するようになされている。

【0022】信号エンコード回路8は、コントローラ7から供給される記録データをエンコードし、書き込み信号を生成して、LDD21に出力するようになされている。LDD21は、この書き込み信号に対応してLD11を駆動する。

【0023】図2は、ディスク1のエリアのフォーマットを示している。同図に示すように、ディスク1の最内周の所定の範囲の領域はOPCエリアとされ、それより外周の領域はデータエリアとされる。いずれのエリアにおいても、記録再生の単位はECCブロックとされている。1ECCブロック(32キロバイト)は、16セクタにより構成され、1セクタは、26フレームにより構成されている。1フレームは91バイトとされる。各ECCブロックの先頭には、約7フレームのリンクセクションが付加され、その最初の約2フレームは、APCエリアとされている。ECCブロックの後方には、約2フレームの

リンクセクションが付加されている。OPCエリアとデータエリアのいずれにおいても、APCエリアには、図5と図6を参照して後述する、パターン1またはパターン2のデータが記録される。ECCブロックには、OPCエリアの場合、最小反転間隔(いまの場合3T)のデータと、最大反転間隔(いまの場合11T)のデータが交互に記録される。データエリアにおけるECCブロックには、本来記録されるべきデータが記録される。

【0024】ディスク1には、サーボ回路5によりタイミングが制御され、前のECCブロックのリンクセクションの一部に、次のECCブロックのリンクセクションの一部が重複して記録されるようになされている。図3は、この関係を表している。同図に示すように、各ECCブロックの間には、標準的な長さが8フレームのリンクセクションが形成される。この8フレームのリンクセクションの内、約2フレームのリンクセクションは、ECCブロックの最後尾に付加され、約7フレームのリンクセクションは、ECCブロックの先頭に付加される。

【0025】換言すれば、1つのECCブロックを記録するとき、約7フレームのリンクセクションに続いて、1ECCブロックのデータが書き込まれ、それに続いて、約2フレームのリンクセクションが記録される。1つのECCブロックに続いて、次のECCブロックが連続して記録される場合には、その間のリンクセクションのフレーム数は、ちょうど8フレームとされる。すなわち、この場合には、前のリンクセクションと次のリンクセクションは重複されない。

【0026】これに対して、所定のトラックに、既に記録されているECCブロックの後方に、新たなECCブロックを記録する場合には、リンクセクションの最後のフレームと先頭のフレームは、その一部が重複するようにデータが記録される。

【0027】ECCブロックの終端には、シンクSY1に続いて1フレーム分のダミーデータが記録され、さらにその次に、シンクSY7に続いて、53バイト±x1の長さのダミーデータ記録される。このx1の値は、-32から+32の間の所定の値とされ、乱数により、適宜設定される。従って、最後尾のリンクセクションの長さは、最小21(=53-32)バイトなり、最大85(=53+32)バイトとなる。

【0028】ECCブロックNが記録されている状態において、その後方に、新たなECCブロックN+1を書き込むとき、リンクセクションの先頭から、最初のシンクSY2までの長さは、46±x2バイトとされる。このx2の値も、乱数により、適宜設定される。但し、x2の極性とx1の極性は逆極性とされる。

【0029】リンクセクションの先頭の位置は、直前の(記録済の)リンクセクションのシンクSY7から53±x1-8バイトの位置から書き始められる。従

って、直前のリンクングセクションの端部から前方に 8 バイトの長さの領域が、重複してデータが記録される領域とされる。但し、リンクングセクションのデータ書き始めの位置は、± 4 バイトのジッタが許容されているので、この重複記録領域の長さは、最小 4 ( $= 8 - 4$ ) バイトとなり、最大 12 ( $= 8 + 4$ ) バイトとなる。前の ECC ブロックのリンクングセクションのシンク SY7 と、次の ECC ブロックのリンクングセクションのシンク SY2 の間のフレームの長さは、 $91 (= 53 - 8 + 46) - x1 + x2$  となる。ジッタを含めて考えれば、この長さは、さらに ± 4 バイトの誤差が発生する。

【0030】ECC ブロックの先頭のリンクングセクションの最初のシンク SY2 の次には、以下、シンク SY7、SY3、SY7、SY4、SY7、SY0 が順次配置され、シンク SY0 の次から ECC ブロックが配置される。

【0031】APC エリアは、ECC ブロックの先頭のリンクングセクションの先頭から最初のシンク SY7 までのエリアとされ、この APC エリアの最初の 12 バイト（最大長の重複記録領域）には、後述する図 5 のパターン 1 のデータが記録され、残りのエリアには、パターン 2 のデータが記録される。

【0032】リンクングセクションのその他のエリア、すなわち、ECC ブロックの端部に付加されている、約 2 フレームのリンクングセクション、並びに ECC ブロックの先頭に付加されているリンクングセクションの最初のシンク SY7 から ECC ブロックの先頭のシンク SY0 までの 5 フレームのエリアには、4 T の長さの記録マークと、4 T の長さの消去マークが、交互に記録される。

【0033】次に、図 1 の実施の形態の動作について説明する。光ディスク装置にディスク 1 が装着されたとき、コントローラ 7 は、図 4 のフローチャートに示す処理（ディスク 1 の最内周の OPC エリアにテストデータを記録し、これを再生する処理）を実行する。

【0034】すなわち、最初にステップ S1 において、コントローラ 7 は、LD11 の出力するレーザ光の強度の調整ステップ数を表す変数  $n$  を 1 に初期設定する。

【0035】次に、ステップ S2 に進み、コントローラ 7 は、変数  $n$  に対応したパラメータをサーボ回路 6 のレジスタ 6 に設定する。すなわち、このときレジスタ 6 に、 $I_{cool\_n}$ 、 $I_{write\_n}$ 、 $I_{erase\_n}$  を設定する（いまの場合、 $n=1$  である）。 $I_{cool\_n}$  は、LD11 にクーリング期間の強度のレーザ光を発生させるための LD11 の駆動電流（駆動電圧）の値を表している。このクーリング期間のレーザ光の強度は、図 5 (A) と図 6

(A) において、文字 C で表されている。

【0036】 $I_{write\_n}$  は、次式で表される。

$$I_{write\_n} = I_{cool\_n} + \Delta CW\_n$$

【0037】 $I_{write\_n}$  は、LD11 にデータを記録するときの強度（図 5 (A) と図 6 (A) において文字 W

で示す強度）のレーザ光を発生させるための駆動電流（駆動電圧）の値を表している。上式における  $\Delta CW\_n$  は定数であり、 $I_{write\_n}$  と  $I_{cool\_n}$  との差に対応しており、 $I_{write\_n}$  としては、 $I_{cool\_n}$  に  $\Delta CW\_n$  を加算した値が設定される。

【0038】 $I_{erase\_n}$  は、LD11 にデータを消去させるときの強度（図 5 (A) と図 6 (A) において文字 E で示す強度）のレーザ光を発生させるとき、供給される駆動電流（駆動電圧）の値を意味しており、次式で表される。

$$I_{erase\_n} = I_{cool\_n} + \Delta CE\_n$$

【0039】上式における  $\Delta CE\_n$  は定数であり、 $I_{erase\_n}$  には、この定数を  $I_{cool\_n}$  に加算した値が設定される。

【0040】その詳細は後述するが、これらの値は、後述する図 11 に示す APC 回路 41-i のレジスタ 61 に設定される。また、いまの場合  $n=1$  であるから、これらの値には、最も小さい値が設定される。

【0041】次に、ステップ S3 に進み、コントローラ 7 は、サーボ回路 5 を制御し、書き込み動作を ECC ブロック単位で実行させる。

【0042】すなわち、サーボ回路 5 は、LDD21 を制御し、LD11 のクーリング期間のレーザ光の強度  $C$  を設定値  $I_{cool\_1}$  で規定し、データを記録するときの強度  $W$  を設定値  $I_{write\_1}$  で規定し、データを消去するときの強度  $E$  を設定値  $I_{erase\_1}$  で規定するように制御する。

【0043】また、コントローラ 7 は、図 3 に示すように、APC エリアの最初の 8 バイトの区間においては、図 5 に示すパターン 1 のデータを発生し、APC エリアの残りの区間においては、図 6 に示すパターン 2 のデータを発生し、信号エンコード回路 8 に供給する。信号エンコード回路 8 は、入力されたデータを対応する書き込み信号に変換し、LDD21 に供給する。図 5 に示すように、パターン 1 は、最小反転間隔 (3 T) の長さのマーク（記録マーク）、最小反転間隔の長さのマーク（消去マーク）、および、最大反転間隔 (11 T) の長さの無信号区間が繰り返されるパターンとされている。これに対して、図 6 に示すパターン 2 は、最小反転間隔のマーク（記録マーク）と最大反転間隔のマーク（消去マーク）が繰り返されるパターンとされている。

【0044】LD11 より所定の強度のレーザ光が発生されると、このレーザ光は、コリメータレンズ 12 で平行光に変換され、ビームスプリッタ 13 を介して対物レンズ 14 に入射され、そこで収束されてディスク 1 に照射される。その結果、ディスク 1 の OPC エリア中の APC エリアには、パターン 1 またはパターン 2 に対応するマークが形成される。

【0045】3 T の期間のマーク（記録マーク）を記録した後、3 T の期間のマーク（消去マーク）を記録する

には、原理的には、3 Tの書き込み期間中、0.5 Tの期間、強度Wであり、次の0.5 Tの期間、強度Cである光パルスを3個発生することで、3 Tの記録マークを記録することができる。また、3 Tの消去期間、強度Eのレーザ光を出力することで、3 Tの期間の消去マークを形成することができる。しかしながら、強度Wのレーザ光が照射されると、ディスク1が熱をもち、それが冷却されるのに時間がかかることになる。そこで、実際には、図5 (A) に示すように、レーザ光の強度は、最初に0.5 Tの期間、強度Wとし、次の0.5 Tの期間、強度Cとし、次の0.5 Tの期間、強度Wとし、次の1 Tの期間、強度Cとし、次の3.5 Tの期間、強度Eとすることにより、図5 (E) に示すように、3 Tの記録マークと3 Tの消去マークを相変化により記録することができる。

【0046】次の11 Tの期間は、レーザ光の強度が、強度Cとされる。この強度Cは、データを読み出すときの強度Rよりは強度が大きいが、ディスク1にはマークが記録もされないし、また、既に記録されているマークが消去もされない程度の強度となっている。従って、11 Tの期間は、記録マークも消去マークも記録しない無記録領域となる。

【0047】LD11が出射したレーザ光の一部は、ビームスプリッタ13で反射され、レンズ15を介してPD16に入射される。従って、PD16は、LD11が実際に出力したレーザ光の強度に対応する信号を出力する。この信号が、電流電圧変換回路17により電圧信号に変換され、サーボ回路5に供給される。サーボ回路5は、図5 (B) に示すように、11 Tの長さのクーリング期間が開始してから1 Tの期間が経過した後、クーリング期間が終了するまでの間、LD11の出射するレーザ光の強度 (PD16が出力する値  $I_{pcool}$ ) が、ステップS2で設定した設定値  $I_{cool}$  に一致するようにAPCサーボをかける。

【0048】また、強度Eが設定されてから、1 Tの期間が経過した後、強度Eの消去期間が終了するまでの間、図5 (C) に示すように、LD11の出射するレーザ光の強度 (PD16が出力する値  $I_{perase}$ ) が、ステップS2で、リファレンスレジスタ61に設定した値  $I_{erase}$  に一致するように、APCサーボがかけられる。

【0049】さらに、図5 (D) に示すように、強度Wのレーザ光が発生されるようになってから1 Tの期間が経過したときから (2回目の強度Wの光が発生されるタイミングで)、1 Tの期間、LD11の出射するレーザ光の強度 (PD16の出力する値  $I_{pwrite}$ ) が、ステップS2で設定された値  $I_{write}$  に一致するように、APCサーボがかけられる。

【0050】図5 (E) に示すように、ECCブロックが、前のECCブロックに重複して書き込まれる可能性が

ある区間においては、無記録領域が形成される。この無記録領域においては、データが2重には書き込まれないことになる。また、無記録領域の長さは11 Tの長さであり、24フレームのデータ記録領域における最大反転間隔と等しい長さであり、規格上データとして存在することが許容されている最大の長さである。従って、それだけ重複してデータが書き込まれる領域におけるディスク1の書き込み回数を減らすことができる。その結果、それだけ、ディスク1の損傷を抑制することができる。

【0051】一方、APCエリアの残りの区間においては、図6 (E) に示すように、3 Tの区間の記録マークと、11 Tの区間の消去マークが、交互に記録される。原理的には、このためには、0.5 Tの期間、強度Wで、次の0.5 Tの期間、強度Cとなる光パルスを3個発生して3 Tの記録マークを形成し、11 Tの期間、強度Eとなるレーザ光を発生して消去マークを形成すれば良いのであるが、実際には、上述したように、光ディスク1の蓄熱効果を考慮する必要がある。そこで、図6

(A) に示すように、0.5 Tの期間、強度Wで、次の0.5 T期間、強度Cとなるパルスを2個発生した後、12 Tの期間、強度Eとなるように制御する。これにより、図6 (E) に示すように、3 Tの長さの記録マークと11 Tの長さの消去マークを記録することができる。

【0052】このパターン2を記録する区間においては、図6 (C) に示すように、強度Eの光が発生してから1 Tの期間が経過した後、強度Eの光が継続して発生されている間 (強度Eから強度Wに強度が変更されるまでの間)、LD11の出射したレーザ光の強度 (PD16の出力値  $I_{perase}$ ) が、ステップS2で設定した設定値  $I_{erase}$  と等しくなるようにAPCサーボがかけられる。また、図6 (D) に示すように、2回目の強度Wの光が発生してから1 Tの期間、LD11の出力するレーザ光の強度 (PD16の出力  $I_{pwrite}$ ) が、ステップS2で設定した設定値  $I_{write}$  と等しくなるようにAPCサーボがかけられる。

【0053】図6 (B) に示すように、クーリング期間のAPC動作は行われず、パターン1の区間におけるクーリング期間の強度CのAPCサーボの結果が、そのままホールドされる。

【0054】なお、図5と図6に示すように、APC動作の開始のタイミングを1 Tだけ遅延させているのは、動作が安定した後、APC動作を実行するようにするためである。

【0055】APCエリアが終了した後、続く24フレームのデータ記録領域においては、3 Tの記録マークと11 Tの消去マークがテストデータとして交互に記録される。なお、この24フレームのデータ記録領域においては、APC制御は行われず、APCエリアの最後のクーリング期間、書き込み期間、または消去期間の強度が、そのままホールドされる (但し、書き込み期間と消去期間

においては、APC動作を行うようにしても良い)。

【0056】なお、以上のようにして、1 ECCブロック分のデータが記録されたとき、記録完了直前のPD16の出力I<sub>pcool\_1</sub>がサーボ回路5のレジスタ6に保持される。

【0057】次に、ステップS4に進み、変数nが8であるか否かが判定される。いまの場合、n=1であるため、ステップS5に進み、変数nが1だけインクリメントされて、n=2とされる。

【0058】次に、ステップS2に戻り、コントローラ7は、サーボ回路5のリファレンスレジスタ61に、n=2に対応する設定値I<sub>cool\_2</sub>、I<sub>write\_2</sub>、I<sub>erase\_2</sub>を設定する。これらの値は、n=1における場合より、若干大きい値とされている。

【0059】そして、ステップS3に進み、上述した場合と同様の書き込み動作が実行される。

【0060】このような書き込み動作が、ステップS4において、n=8になったと判定されるまで繰り返し実行される。すなわち、この例の場合、8個の異なるリファレンスデータに対応する書き込み動作が行われることになる。

【0061】図7は、以上のようにして、ECCブロック(n)と、次のECCブロック(n+1)のデータが書き込まれる様子を表している。

【0062】図7(B)に示すように、リファレンスレジスタに設定される値は、図7(A)のECCブロック(n)においては、nに対応する値であり、ECCブロック(n+1)においては、(n+1)に対応する値である。

【0063】図7(C)に示すように、パターン1の区間においては、強度C、強度Eおよび強度Wのすべての強度において、APC動作が実行されるが、パターン2の区間においては、強度Cについてはホールドされ、強度Eと強度WについてだけAPC動作が実行される。5フレームのリンクングセクションと次のECCブロックにおいては、すべての強度についてホールドされる。

【0064】その結果、図7(D)に示すように、LD11の強度Cのレベルは、パターン1の区間において、ステップS2で設定された値に、調整される。

【0065】これに対して、図7(E)と(F)に示すように、強度Eと強度WのLD11のレベルは、パターン1の区間においては、ステップS2で設定した強度に対応した値に充分調整することができない。これは、図5に示すように、強度Eと強度WについてのAPC区間が、強度CのAPC区間に比べて、極めて短いためである。

【0066】そこで、図6に示すように、パターン2においては、強度Eと強度WのAPC動作の総合的な時間が長くなるようにしている。その結果、図7(E)と

(F)に示すように、パターン2の区間において、強度

Eと強度WのLD11の強度を、ステップS2で設定した強度に調整することができる。

【0067】図7(G)は、ECCブロック(n)のパターン2のAPC動作が終了したタイミングにおいて、PD16の出力する値I<sub>pcool\_n</sub>をレジスタに記憶させることを示している。また、図7(H)は、ECCブロック(n+1)のパターン2のAPC動作が終了したタイミングにおいて、PD16の出力する値I<sub>pcool\_{n+1}</sub>がレジスタに記憶させることを示している。なお、このとき、必要に応じて、 $\Delta CW_n$ と $\Delta CE_n$ をレジスタに記憶させるようにしても良い。

【0068】図4の処理例の場合、n=8であるから、8個のECCブロックについての処理結果が、8個のレジスタ6に保持される。

【0069】図4に戻って、以上のようにして、8個のECCブロックについてのテストデータの書き込みが終了すると、次に、ステップS6に進み、コントローラ7は、サーボ回路5を制御し、再生用のレーザ光の強度Rを設定するためのリファレンスレジスタへの設定値I<sub>read</sub>として、I<sub>read\_default</sub>を設定する。このI<sub>read\_default</sub>は、予めコントローラ7にデフォルトとして設定された値である。サーボ回路5は、PD16の出力I<sub>pread</sub>をモニタし、LD11の出射するレーザ光の強度(PD16の出力I<sub>pread</sub>)が、サーボ回路5のレジスタ6のリファレンスレジスタに保持した設定値I<sub>read</sub>に等しくなるようにAPCサーボをかける。

【0070】そして、コントローラ7は、ステップS3で書き込み動作を行った8個のECCブロックのデータを再生させる。

【0071】ディスク1で反射されたレーザ光は、対物レンズ14を介してビームスプリッタ13に入射され、そこで反射された後、レンズ18で収束され、PD19に入射される。PD19より出力された電流信号は、電流電圧変換回路20で電圧信号に変換され、サーボ回路5に供給される。サーボ回路5は、この入力を用いて、ステップS7以降の評価処理を実行する。また、サーボ回路5は、各ECCブロックのデータを読み出すとき、PD16が出力する信号I<sub>pread</sub>をI<sub>read\_opc</sub>としてレジスタ6に記憶する。

【0072】ステップS7において、サーボ回路5は、最初の(n=1の)変化率(後述する)を最良変化率として初期設定する。すなわち、m=1と初期設定する。

【0073】次にステップS8に進み、サーボ回路5はn=2とする。さらに、サーボ回路5はステップS9において、n(いまの場合、n=2)の変化率が最良変化率(n=1の変化率)より良好であるか否かを判定する。ここで、変化率とは、24フレームのデータエリア中に記録した3Tの長さの記録マークの信号レベルA<sub>3</sub>と、11Tの長さの消去マークの信号レベルA<sub>11</sub>の比(A<sub>3</sub>/A<sub>11</sub>)の変化率を意味する。この変化率は、図

8に示すように、 $n$ の値が1から8に順に大きくなるに従って徐々に大きくなり、ピークを呈した後、再び減少する。ここでは、変化率がピークになった後、ピークより小さくなった変化率を最良の変化率として検出するものとする。

【0074】ステップS9において、 $n$ （いまの場合、 $n=2$ ）の変化率が、最良の変化率（いまの場合、 $n=1$ の変化率）より良好であると判定された場合、ステップS10に進み、 $n$ の変化率を最良変化率に代入する。すなわち、 $m=n$ とする（いまの場合、 $m=2$ とする）。ステップS9において、 $n$ の変化率が最良の変化率より良好ではないと判定された場合、ステップS10の処理はスキップされる。

【0075】そして、ステップS11において、 $n=8$ になったか否かが判定され、 $n=8$ でなければステップS12に進み、 $n$ が1だけインクリメントされ、再び、ステップS9に戻り、それ以降の処理が繰り返し実行される。

【0076】以上のようにして、ステップS11において、 $n=8$ であると判定された場合、ステップS13に進み、 $I_{cool\_init}$ に $I_{cool\_m}$ が設定される。また、 $\Delta CE\_init$ に $\Delta CE\_m$ が設定され、 $\Delta CW\_init$ に $\Delta CW\_m$ が設定される。

【0077】以上のようにして、OPCエリアに、LD11の強度を異なる値に調整しながらテストデータを記録し、これを再生することで、最適なLD11の強度C（ $I_{cool\_init}$ ）、強度E（ $I_{erase\_init}=I_{cool\_init}+\Delta CE\_init$ ）、および強度W（ $I_{write\_init}=I_{cool\_init}+\Delta CW\_init$ ）が得られたことになる。

【0078】次に、ディスク1に対して本来のデータの書き込みが指令された場合、図9のフローチャートに示す処理が実行される。サーボ回路5は、最初にステップS31において、クーリング期間のAPC動作を制御するためのリファレンスレジスタの設定値 $I_{cool}$ に、図4のステップS13で取得した値 $I_{cool\_init}$ を設定する。また、消去期間をAPC制御するためのリファレンスレジスタの設定値 $I_{erase}$ に、 $I_{cool\_init}$ に、ステップS13で取得した値 $\Delta CE\_init$ を加算した値（ $I_{cool\_init}+\Delta CE\_init$ ）を設定する。さらに、書き込み期間のAPC動作を制御するリファレンスレジスタの設定値 $I_{write}$ に、 $I_{cool\_init}$ に、図4のステップS13で求めた値 $\Delta CW\_init$ を加算した値を設定する。

【0079】次に、ステップS32に進み、コントローラ7は、データエリア中のAPCエリアの重複記録領域でパターン1のデータを発生し、信号エンコード回路8で書き込み信号に変換させる。LDD21は、この書き込み信号に対応してLD11を制御し、所定の強度のレーザ光を出射させる。このとき、サーボ回路5は、クーリング期間、消去期間、および書き込み期間のいずれの場合においても、上述したAPC動作を実行させる。すなわ

ち、クーリング期間、消去期間、または書き込み期間において、PD16が出力する信号 $I_{pcool}$ 、 $I_{perase}$ 、 $I_{pwrite}$ が、ステップS31で設定した値 $I_{cool}$ 、 $I_{erase}$ 、 $I_{write}$ と等しくなるようにAPCサーボがかけられる。

【0080】ステップS33においては、APCエリアのその他の期間において、コントローラ7は、パターン2のデータを発生し、信号コード回路8に、これを書き込み信号に変換させる。また、サーボ回路5は、クーリング期間のとき、APC回路をホールド状態とし、消去期間、または書き込み期間のとき、APC動作を実行させる。

【0081】ステップS34においては、コントローラ7は、データ記録領域に書き込むデータを発生する。このデータは、信号エンコード回路8で、書き込み信号に変換され、LDD21に供給される。LDD21は、このデータに対応してLD11を制御し、記録データに対応する強度のレーザ光を発生させる。また、このとき、サーボ回路5は、クーリング期間、消去期間、および書き込み期間のいずれの場合においても、APC回路（図11を参照して後述する）をホールド状態にさせる。あるいはまた、消去期間と書き込み期間においてのみ、APC動作を実行させるようにしても良い。

【0082】次に、ディスク1のデータエリアに記録されたデータの再生が指令された場合、図10のフローチャートに示す処理が実行される。最初にステップS41において、サーボ回路5は、再生用のAPC回路（後述する図11のAPC回路41-2）のリファレンスレジスタ61の設定値 $I_{read}$ に、予め用意されている値 $I_{read\_default}$ を設定する。そして、ステップS42において、読み出し動作が実行される。すなわち、このとき、サーボ回路5は、PD16の出力する値 $I_{pread}$ が、ステップS41でリファレンスレジスタに設定された値 $I_{read}$ と一致するように、APCサーボをかける。またこのとき、PD19が出力する再生信号が、電圧変換回路20で電圧信号に変換された後、信号再生復号回路4に供給される。信号再生復号回路4は、入力された信号を復号し、コントローラ7に出力する。コントローラ7は、入力された再生データを図示せぬホストコンピュータに出力する。

【0083】ステップS43においては、サーボ回路5は、PD16が出力する値 $I_{pread}$ とリファレンスレジスタに設定されている値 $I_{read}$ の差の絶対値が、予め設定されている基準値 $Ref$ より大きいかなんかを判定する。両者の差の絶対値が、基準値 $Ref$ より大きくないと判定された場合、ステップS44に進み、読み出し動作が終了したと判定されるまで待機し、読み出し動作が終了した場合、処理が終了される。

【0084】ステップS43において、 $I_{read}$ の値と $I_{pread}$ の値の差の絶対値が、基準値 $Ref$ より大きいと判定

された場合、ステップS45に進み、読み出し動作が終了するまで待機した後、読み出し動作が終了したとき、ステップS46において、サーボ回路5は、フォーカスサーボをオフさせる。そして、ステップS47において、サーボ回路5は、読み出し動作時に、ステップS41で初期設定する値I read\_defaultに、図4のステップS6において、OPCエリアに書き込まれたデータを再生するとき設定した値I read\_opcの値を設定する。このI read\_opcは、OPCエリアにおいて、実際にデータを読み出し、最適な結果が得られた場合の値であるから、光ディスク装置の使用環境の変化などに起因して、LD11の駆動電流と、実際に発生する光量との関係が変化した場合にも、この調整により、適切な再生光量を得ることが可能となる。

【0085】図11は、サーボ回路5に含まれるAPC回路の構成例を表している。この構成例においては、APC回路41-1が、クーリング期間におけるAPC動作を実行し、APC回路41-2が、再生（読み出し）期間におけるAPC動作を実行し、APC回路41-3が、消去期間におけるAPC動作を実行し、APC回路41-3が、書き込み期間におけるAPC動作を実行するようになされている。これらのAPC回路41-1乃至41-4には、PD16の出力する電流信号が、電流電圧変換回路17で電圧信号に変換された後、バッファアンプ42を介して入力されている。

【0086】APC回路41-1においては、バッファアンプ42より供給された信号が、スイッチ51を介してホールド回路52に供給されている。ホールド回路52は、抵抗53とコンデンサ54により構成されている。ホールド回路52の出力は、バッファアンプ55と抵抗56を介して積分器60を構成する演算増幅器57の反転入力端子に供給されている。積分器60の反転入力端子にはまた、リファレンスレジスタ61の出力が、D/A変換器62によりD/A変換された後、合成用の抵抗63を介して入力されている。

【0087】演算増幅器57の出力は、抵抗58とコンデンサ59の並列回路を介して反転入力端子に接続されている。演算増幅器57の非反転入力端子は接地されている。

【0088】演算増幅器57の出力はまた、抵抗70を介して演算増幅器68の非反転入力端子に接続されている。演算増幅器68の非反転入力端子は、抵抗71を介して接地されている。演算増幅器68の出力はまた、8個のスイッチ72と抵抗73を介して演算増幅器57の反転入力端子に接続されている。また、演算増幅器68の出力は、抵抗69を介して、その反転入力端子に接続されている。

【0089】演算増幅器57の出力は、A/D変換器64によりA/D変換された後、レジスタ65-1に供給されている。レジスタ65-1の出力は、D/A変換器

66でD/A変換された後、抵抗67を介して演算増幅器68の反転入力端子に接続されている。レジスタ65-1の出力はまた、8個のレジスタ65-2乃至65-9に接続され、レジスタ65-2乃至65-9のいずれかの出力が、さらにレジスタ65-1にロードできるようになされている。

【0090】演算増幅器57の出力は、LDD21のクーリング期間用の定電流回路31-1に供給されている。定電流回路31-1は、演算増幅器57の出力に対応する定電流を発生し、スイッチ32-1を介してLD11を駆動するようになされている。

【0091】図示は省略するが、APC回路41-2乃至APC回路41-4も、APC回路41-1と同様に構成されている。APC回路41-2の出力は、再生期間用の定電流回路31-2に供給され、APC回路41-3の出力は、消去期間用の定電流回路31-3に供給され、APC回路41-4の出力は、書き込み期間用の定電流回路31-4に供給されている。定電流回路31-2の出力は、再生期間時にオンとされるスイッチ32-2を介してLD11に供給されており、定電流回路31-3の出力は、消去期間時にオンとされるスイッチ32-3を介してLD11に供給されており、また、定電流回路31-4の出力は、書き込み期間時にオンとされるスイッチ32-4を介してLD11に供給されている。

【0092】次に、その動作について説明する。OPCエリアにおけるデータ記録時、レジスタ61には、上述したI cool<sub>1</sub>が逆極性で設定される。PD16がクーリング期間において出力する信号I pcool<sub>1</sub>は、バッファアンプ42を介してAPC回路41-1に供給される。スイッチ51は、ホールド動作を実行するときオフされ、APC動作を実行するときオンされる。スイッチ51がオンされているとき、バッファアンプ42を介して入力された信号は、平滑回路52、バッファアンプ55、および抵抗56を介して積分器60に入力される。この積分器60には、レジスタ61に設定されている値-I cool<sub>1</sub>が、D/A変換器62でD/A変換された後、抵抗63を介して入力されている。従って、積分器60で、I pcool<sub>1</sub>と-I cool<sub>1</sub>の差が積分され、その出力が、A/D変換器64でA/D変換された後、レジスタ65-1に供給され、保持される。このデータはさらにレジスタ65-2に転送、保持される。

【0093】以下同様に、n=2乃至n=8のとき、レジスタ61に、I cool<sub>2</sub>乃至I cool<sub>8</sub>が記憶され、それぞれのときのレジスタ65-1の出力が、レジスタ65-3乃至65-9に転送、保持される。

【0094】OPCエリアにおいて、8個のサンプリング値が、レジスタ65-2乃至65-9に保持された状態になった後、最良の値がレジスタ65-2乃至65-9のうちのいずれかからレジスタ65-1に転送され、保持される。

【0095】そして、その後、例えば、データエリアにおける記録を最初に開始するタイミングにおいて、スイッチ72がオンされる。レジスタ65-1に保持されている値が、D/A変換器66でD/A変換された後、演算増幅器68の反転入力端子に入力される。演算増幅器68の非反転入力端子には、積分器60の出力が供給されている。従って、演算増幅器68で両者の差が演算され、その差がスイッチ72、抵抗73を介して演算増幅器57の反転入力端子に入力される。これにより、積分器60のコンデンサ59が、チャージアップされるとともに、積分器60の出力（演算増幅器57の出力）が、レジスタ65-1に保持されている値（D/A変換器66でD/A変換された値）に等しくなるようにサーボがかかる。

【0096】このようにして、積分器60の出力が、所定の値に一旦設定された後、スイッチ72がオフされる。従って、以後、バッファアンプ42から入力される信号と、レジスタ61に逆極性で保持されている基準値との差が積分器60で積分され、その出力が定電流回路31-1に供給され、所定の値の定電流が出力される。その出力が、スイッチ32-1を介してLD11に供給され、LD11が、レジスタ65-2乃至65-9に保持されている値のうち、最適な値で駆動される。

【0097】このようにして、LD11のクーリング期間における強度Cが、レジスタ61に設定した値I<sub>cool</sub>に等しくなるように、APCサーボがかかる。また、ホール動作時、スイッチ51がオフされ、オフ直前のバッファ42の出力がコンデンサ54に保持され、その保持された値でサーボが実行される。

【0098】APC回路41-2乃至41-4においても同様の動作が実行される。

【0099】図11の例においては、APC回路41-1における積分器60をアナログ的に構成するようにしたが、デジタル的に構成することも可能である。図12は、この例を表している。なお、図12においてはAPC回路41-4の構成だけを示しているが、他のAPC回路41-2乃至41-4も同様に構成される。

【0100】図12の構成例においては、平滑回路52の出力が、A/D変換器91でA/D変換された後、レジスタ92に供給され、保持される。レジスタ92の出力は、減算器94に供給されるとともに、レジスタ93に保持され、遅延された後、減算器94に供給される。従って、減算器94でオフセット成分がキャンセルされる。

【0101】減算器94の出力が、レジスタ95に供給され、保持される。レジスタ95の出力は、減算器96に供給され、レジスタ61に保持されている基準値が減算される。減算器96の出力が、レジスタ97に供給され、保持される。レジスタ97の出力は、さらに、後段のレジスタ98に供給されるとともに、ビットシフト9

9に供給され、ビットシフトされた後、レジスタ65-1に供給される。レジスタ65-1にはまた、レジスタ98に保持されているデータが、ビットシフト100でビットシフトされた後、供給される。

【0102】レジスタ65-1は、その出力、またはその出力をビットシフト101でビットシフトしたデータ、ビットシフト100の出力、またはビットシフト99の出力のいずれかを保持し、それを出力する。以上のレジスタ97、98、65-1、ビットシフト99、100、101により、デジタル的な積分器が構成されている。

【0103】レジスタ65-1の出力はまた、D/A変換器102でD/A変換された後、定電流回路31-1に供給される。

【0104】以上においては、光ディスクを例として本発明を説明したが、本発明は光ディスク以外の情報記録媒体に光学的に情報を記録する場合にも適用することが可能である。

【0105】また、上記した各種の処理を実行するプログラムは、磁気ディスク、CD-ROMなどの記録媒体よりなる伝送媒体によりユーザに提供するほか、ネットワークなどの伝送媒体を介してユーザに提供し、磁気ディスク、固体メモリなどの記録媒体に伝送し、記録させ、利用させるようにすることも可能である。

【0106】

【発明の効果】以上の如く、請求項1に記載の情報記録再生装置、請求項5に記載の情報記録再生方法、および請求項6に記載の伝送媒体によれば、少なくとも情報が重複して記録される領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録も消去もされない第3の領域を形成するように、光の強度を制御するようにしたので、情報が重複して記録される領域の記録回数が、他の領域に較べ多くなるのを抑制し、その損傷を抑制することが可能となる。

【図面の簡単な説明】

【図1】本発明の情報記録再生装置を応用した光ディスク装置の構成例を示すブロック図である。

【図2】図1のディスクのフォーマットを説明する図である。

【図3】ECCブロックのデータ重複記録領域を説明する図である。

【図4】OPCエリアにおける処理を説明するフローチャートである。

【図5】パターン1のフォーマットを説明する図である。

【図6】パターン2のフォーマットを説明する図である。

【図7】連続する2つのECCブロックの書き込みを説明するタイミングチャートである。

【図8】最良変化率を説明する図である。

【図 9】データエリアにデータを書き込む場合の処理を説明するフローチャートである。

【図 10】データエリアからデータを読み出す場合の動作を説明するフローチャートである。

【図 11】APC回路の構成例を示す回路図である。

【図 12】APC回路の他の構成例を示す回路図である。

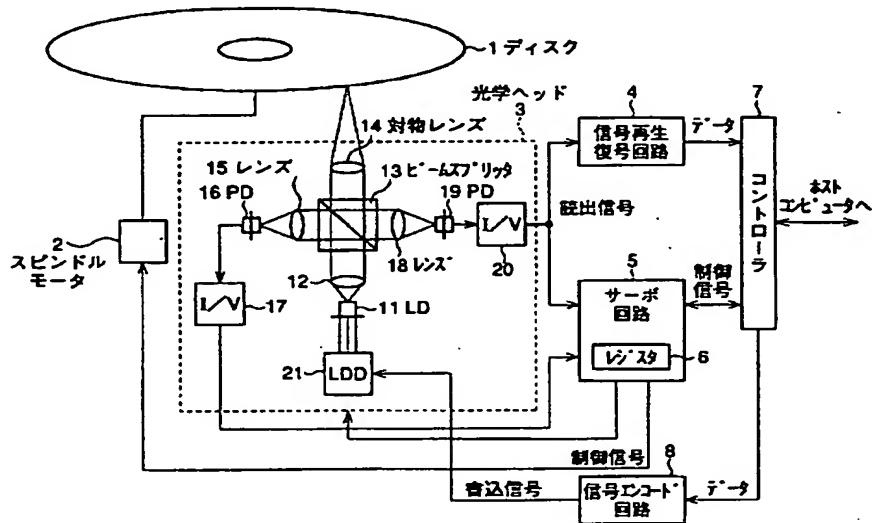
【図 13】従来のAPC領域におけるデータの記録状態を

説明する図である。

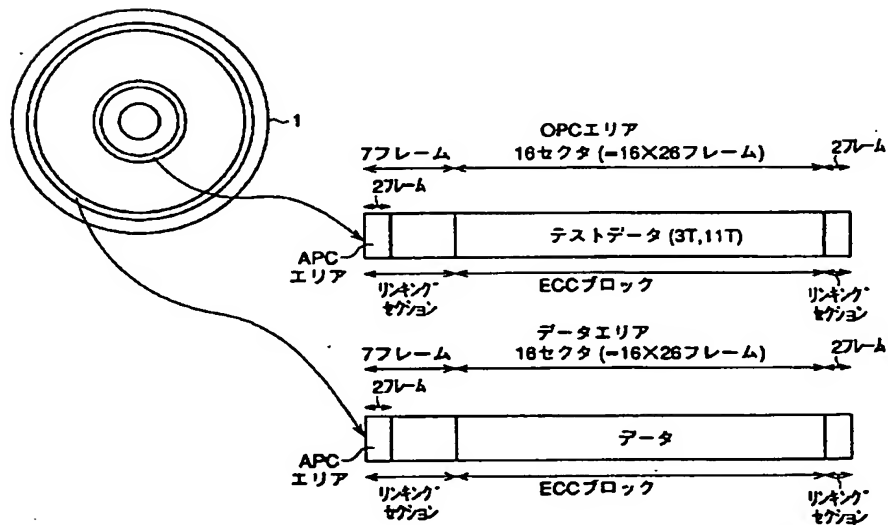
【符号の説明】

1 ディスク, 3 光学ヘッド, 5 サーボ回路, 6 レジスタ, 7 コントローラ, 8 信号エンコード回路, 11 レーザダイオード, 14 対物レンズ, 16 ホトダイオード, 21 レーザダイオード駆動回路

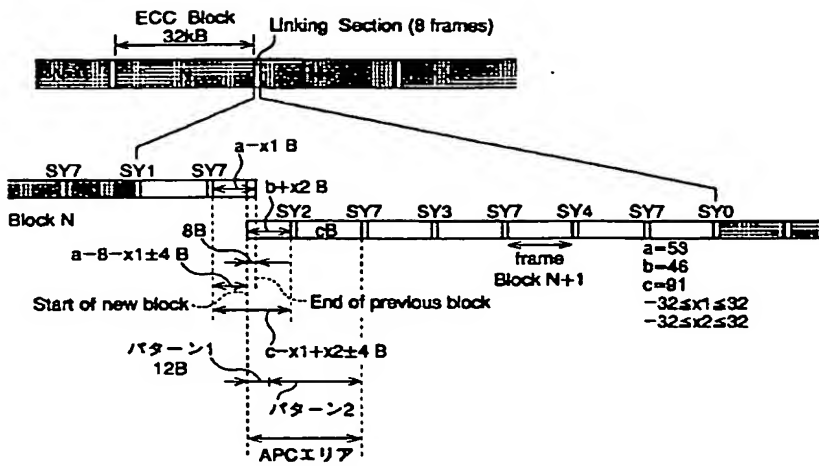
【図 1】



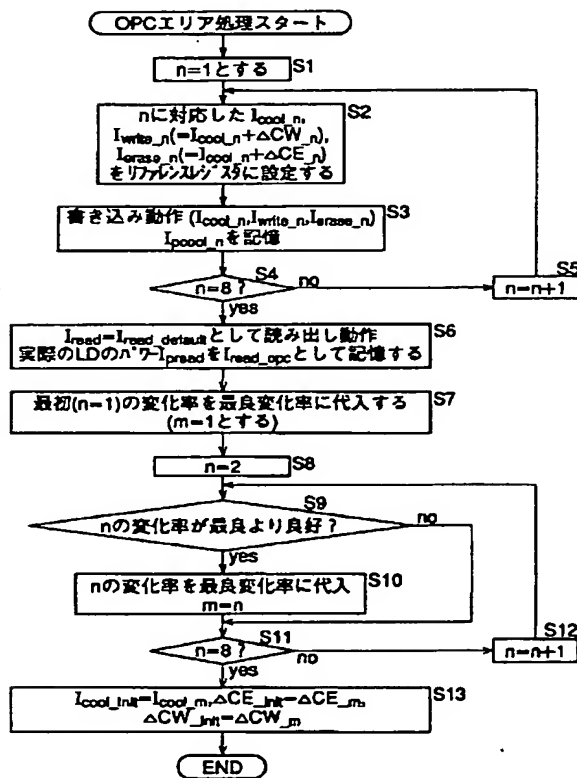
【図 2】



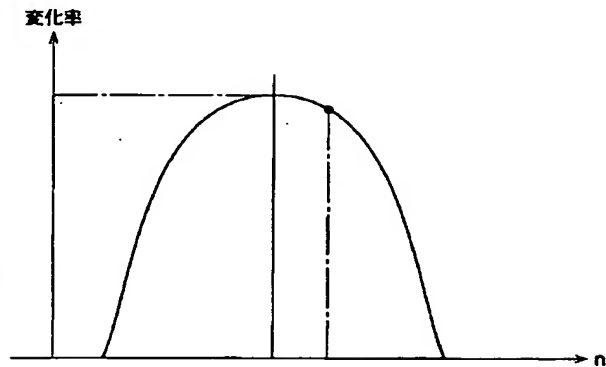
【図 3】



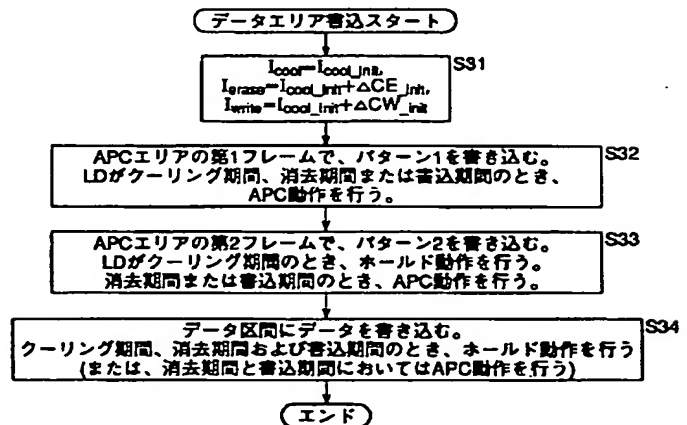
【図 4】



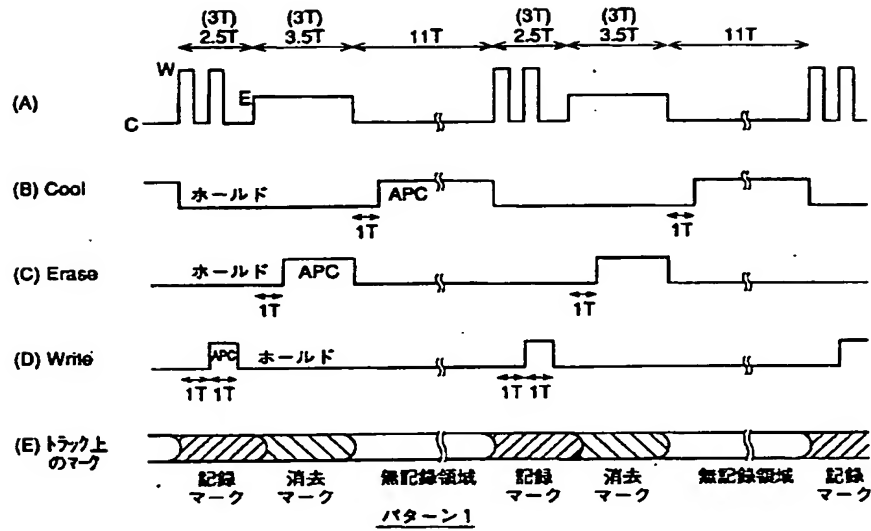
【図 8】



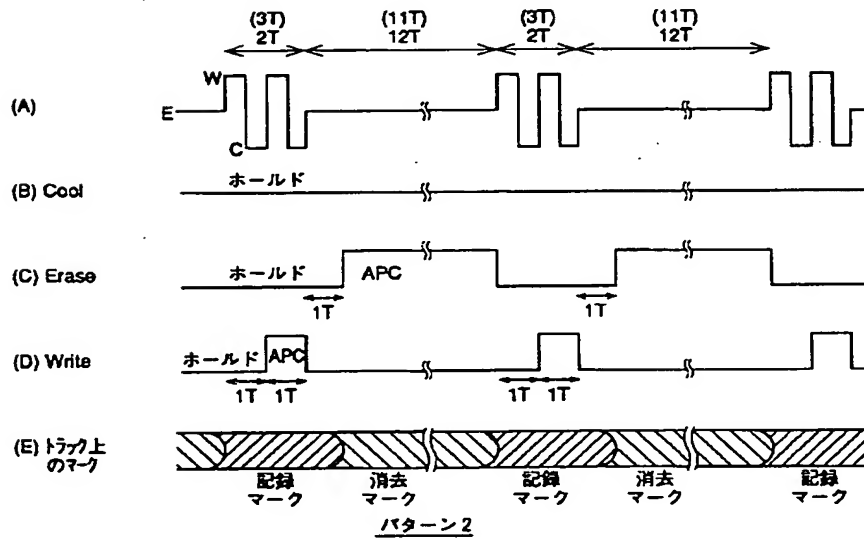
【図 9】



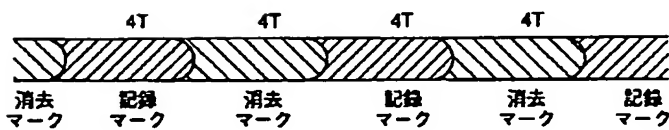
【図 5】



【図 6】



【図 13】



[illegible]

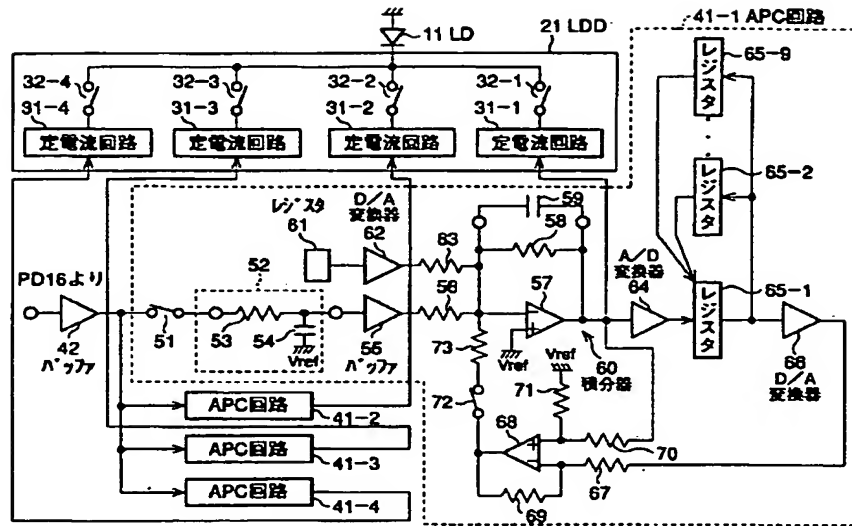
```

graph TD
    Start([データエリア読出スタート]) --> S41[Iread ← Iread_default S41]
    S41 --> S42[読み出し S42]
    S42 --> S43{Iread - Iread > Ref S43}
    S43 -- yes --> S45{読み出し終了? S45}
    S43 -- no --> S44{読み出し終了? S44}
    S45 -- yes --> S46[フォーカスサーボオフ S46]
    S45 -- no --> S44
    S46 --> S47[Iread_default ← Iread_opcとする S47]
    S47 --> S44
    S44 -- yes --> End([エンド])
    S44 -- no --> S43

```

Figure 1 is a block diagram of a digital-to-analog converter (D/A) circuit. The circuit includes an input terminal connected to an inverter (42), followed by a series of resistors (51, 53, 54) and a ground connection. The signal then passes through an A/D converter (91) and a series of registers (92, 93, 94, 95, 96, 97, 98) and comparators (61, 65-1, 65-2, ..., 65-8). The output of the final comparator (65-8) is connected to a D/A converter (102).

【図 1 1】



フロントページの続き

(72) 発明者 野本 忠明  
 東京都品川区北品川 6 丁目 7 番 35 号 ソニ  
 ー株式会社内